**Модуль А. Проектирование оптоэлектронных систем**

*Время на выполнение модуля* – 2 часа

**Задание:**

Конкурсант должен спроектировать электрическую схему, основу которой составляют оптоэлектронные приборы. Схема должна выполнять некоторый заданный функционал. Задание может предусматривать проектирование, как целой схемы оптоэлектронной системы, так и ее отдельных частей. Конкурсанту необходимо подобрать необходимые элементы, пользуясь предоставленной технической документацией, а также произвести электрические расчеты заданных параметров проектируемой схемы. Проектирование оптоэлектронной системы включает в себя аналоговую и цифровую схемотехнику.

Функциональность схемы подтверждается посредством виртуального моделирования в специализированной САПР. Рекомендовано программное обеспечение промышленного стандарта, поддерживающее SPICE-моделирование.

Время выполнения задания данного модуля составляет 2 часа. В результате выполнения данного модуля конкурсанту необходимо предоставить экспертам электронный файл-отчет, заполненный по установленной форме, подтверждающий работоспособность спроектированной схемы. Данное задание модуля оценивается в 15 баллов, из которых судейская оценка составляет 3 балла.

Проектируемое устройство представляет собой настольный многоцветный светильник-ночник с пятью RGB-светодиодами. Цвет свечения изменяется либо пультом дистанционного управления или с помощью кратковременного нажатия на сенсорную кнопку на корпусе светильника (см. рис.1.1). Обучение коду кнопки пульта ДУ осуществляется с помощью DIP-переключателей внутри корпуса светильника.

Устройство питается напряжением 5 В через разъём micro-USB. Максимальная потребляемая мощность – 2 Вт. Для управления светильником поддерживаются пульты ДУ с протоколом NEC и частотой модуляции 38 кГц.

Рисунок 1.1. Внешний вид собранного устройства и варианты управления ночником - нажатием на сенсорную кнопку или пультом ДУ

В ИК-пультах фирмы NEC для передачи данных используется протокол, основанный на кодировании нулей и единиц длиной паузы (см. рис. 1.2). Начало каждого бита определяется импульсом длиной 560 мкс (одновременно этот импульс сигнализирует о конце предыдущего бита). Длина следующей за импульсом паузы определяет логическое значение бита. Для определения конца последнего бита отправляется импульс длиной 560 мкс.

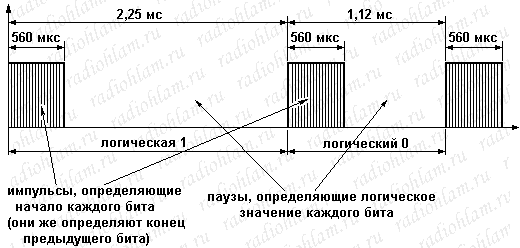


Рисунок 1.2. Кодирование логической единицы и логического нуля шириной паузы

Команды передаются пакетами (см. рис. 1.3). Каждый пакет начинается со стартовой последовательности — импульса длиной 9 мс и паузы длиной 4.5 мс. Пакет имеет размер 4 байта (32 бита), содержащие адрес устройства и команду. Каждый байт пакета передаётся младшим битом вперёд. Пакет состоит из адреса устройства, инвертированного адреса, команды, инвертированной команды, и имеет следующий вид:



Рисунок 1.3. Пакет данных протокола NEC

Структурная схема светильника изображена на рисунке 1.4.

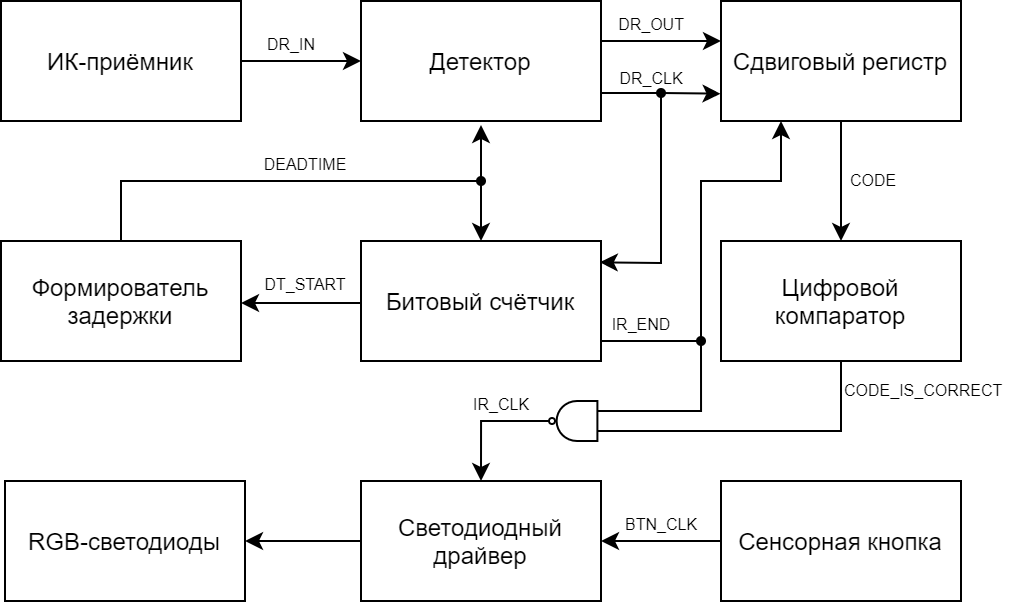


Рисунок 1.4. Структурная схема светильника

Модулированный сигнал с пульта ДУ поступает на **ИК-приёмник**. ИК-приёмник демодулирует пачку импульсов и инверсно выводит на линию полезный сигнал DR\_IN (см. рис. 1.5). На плате устройства предусмотрен светодиод, мигание которого свидетельствует о приёме данных.

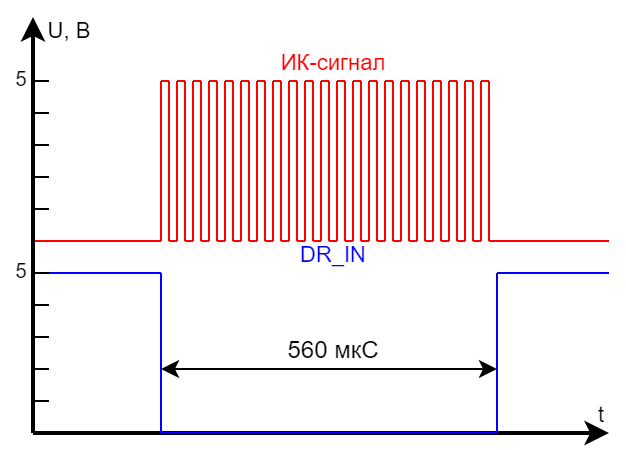


Рисунок 1.5. Временная диаграмма декодирования пачки ИК-импульсов в сигнал DR\_IN.

Сигнал DR\_IN поступает в **детектор**. Он преобразует ширину импульсов из протокола NEC в логические уровни. В зависимости ширины импульса DR\_IN, на линии DR\_OUT появляется либо логическая единица, либо логический ноль. Так же в детекторе формируется сигнал синхронизации DR\_CLK (см. рис. 1.6).

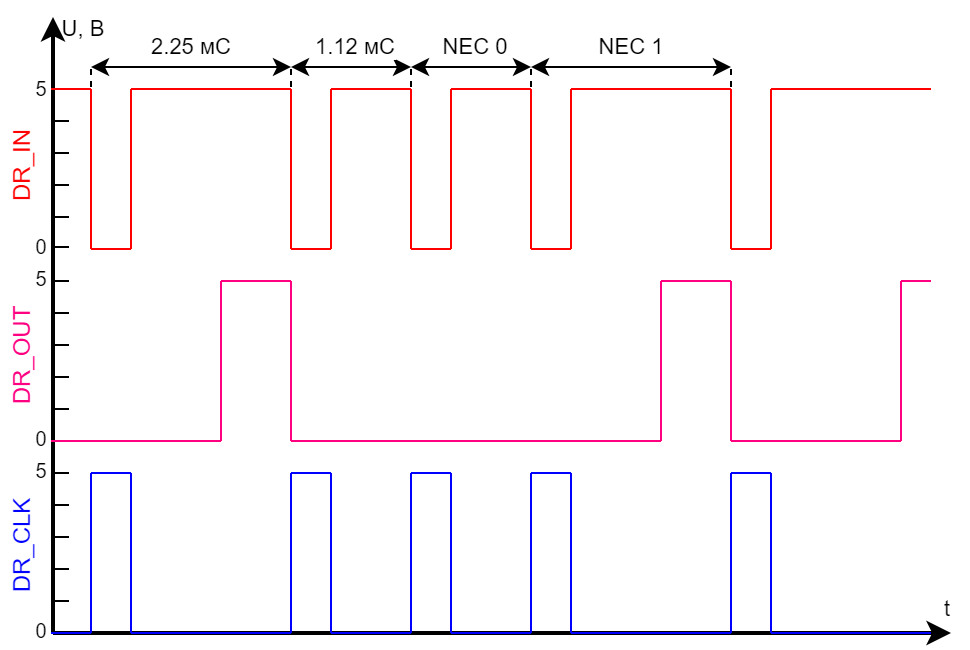


Рисунок 1.6. Временная диаграмма сигналов DR\_IN, DR\_OUT, DR\_CLK

**Битовый счётчик** подсчитывает количество импульсов, поступивших с пульта ДУ. После 33-го бита счётчик формирует прямой импульс DT\_START и инверсный IR\_END (см. рис. 1.7). Сигнал IR\_END сигнализирует об окончании приёма данных, а сигнал DT\_START запускает работу блока формирования задержки. Сброс значения счётчика происходит по фронту сигнала DEADTIME.

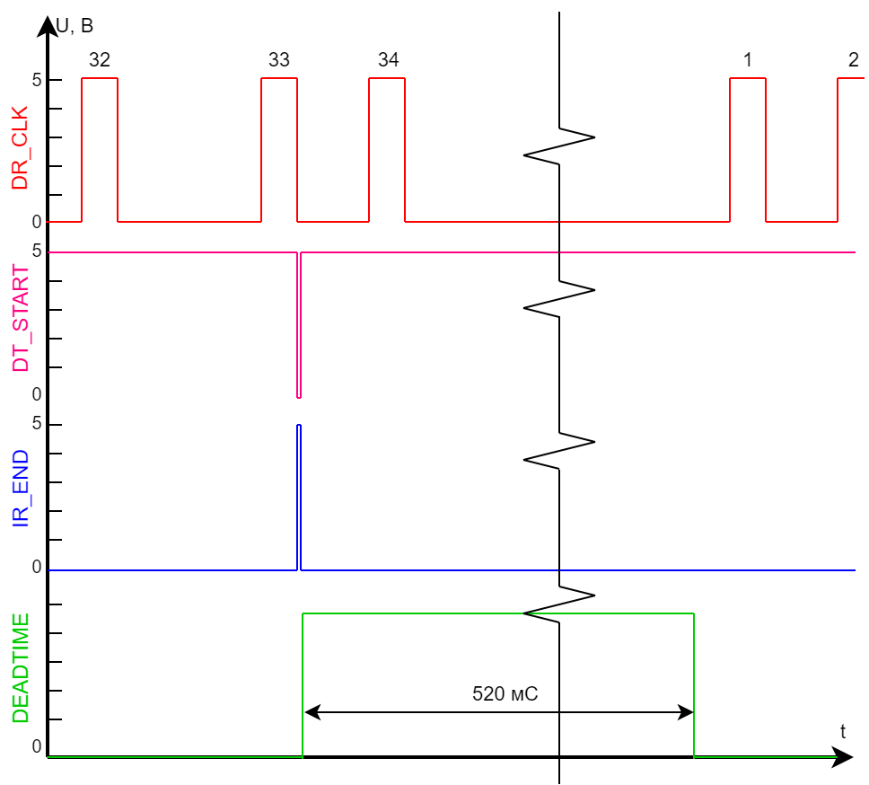


Рисунок 1.7. Временная диаграмма сигналов DR\_CLK, DT\_START, IR\_END, DEADTIME

Импульс DEADTIME **формирователя задержки** предназначен для блокирования работы детектора, чтобы остановить приём данных с пульта ДУ. Это необходимо для игнорирования импульсов повторения и ограничения количества принятых бит – 1 стартовый бит и 32 бита данных. Так приём кода становится устойчивым. Ширина импульса DEADTIME составляет 520 мс (см. рис. 1.7).

Сигналы DR\_OUT и DR\_CLK поступают в **сдвиговый регистр**, в котором последовательный код преобразуется в параллельный. Данные линии DR\_OUT записываются в сдвиговый регистр по спаду импульсов линии DR\_CLK. Сигнал IR\_END управляет защёлкой (см. рис. 1.8). В памяти остаются последние 8 бит принятых данных. Старшие 4 бита последнего байта NEC индицируются красными светодиодами и подаются на цифровой компаратор.

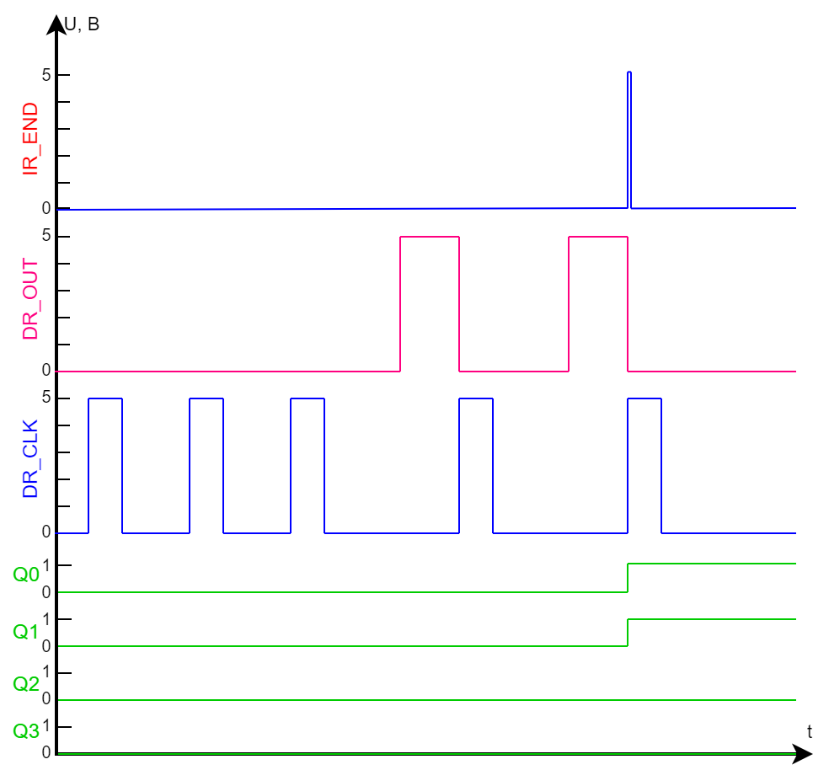


Рисунок 1.8. Временная диаграмма сигналов IR\_END, DR\_OUT, DR\_CLK и выходов сдвигового регистра Q0-Q3

**Цифровой компаратор** сравнивает выделенные 4 бита с значением на DIP-переключателе. Если значения равны, то на линии CODE\_IS\_CORRECT устанавливается логическая единица. Если сигналы CODE\_IS\_CORRECT и IR\_END находятся в единице, то формируется импульс низкого уровня LED\_CLK, который переключает цвет свечения светодиодов.

При нажатии на **сенсорную кнопку** формируется импульс низкого уровня BTN\_CLK, который переключает цвет свечения светодиодов.

В **светодиодном драйвере** сигналы LED\_CLK и BTN\_CLK смешиваются через обратно включенные диоды и увеличивают значение счётчика. В зависимости от него изменяется цвет свечения пяти **RGB-светодиодов** светильника. Зависимость цвета светильника от значения счётчика отображена в таблице 1.1.

Таблица 1.1 Зависимость цвета светильника от значения счётчика

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **Q1** | **Q2** | **Q3** | **Q4** | **Цвет свечения** |
| 0 | 0 | 0 | X | Светодиоды не горят |
| 1 | 0 | 0 | X | Красный |
| 0 | 1 | 0 | X | Зелёный |
| 1 | 1 | 0 | X | Жёлтый |
| 0 | 0 | 1 | X | Синий |
| 1 | 0 | 1 | X | Фиолетовый |
| 0 | 1 | 1 | X | Бирюзовый |
| 1 | 1 | 1 | X | Белый |

Конкурсанту необходимо доработать 3 электрические схемы (#1 - #3), предложенных в задании. Для подтверждения функционирования разработанного участником схемотехнического решения используется система NI Multisim. При необходимости решение участника сопровождается расчетами, временными диаграммами и графиками.

Для разработки схемы допускается использование активных компонентов  
только из предложенного перечня элементов, приведенного в таблице 1.2. Номиналы пассивных компонентов (резисторов и конденсаторов) участник подбирает самостоятельно, исходя из рядов Е24 и Е12 соответственно. При проектировании необходимо предусмотреть защиту цифровых микросхем от помех питания там, где это необходимо.

В результате выполнения этого задания участнику необходимо подготовить электронный отчет, созданный на основе выданного шаблона. Файл должен содержать электрические принципиальные схемы предложенного решения, выполненные в Multisim; необходимые расчеты, временные диаграммы и графики. Отдельно участник подготавливает модели схем в Multisim, подтверждающие функциональность решения, на основе выданных шаблонов для каждой схемы. Менять имена файлов шаблонов для Multisim не нужно.

Для проектирования электрических схем отводится 2 часа. По истечению  
назначенного времени участник сдает экспертам отчет в электронном виде в формате \*.pdf и файлы с виртуальными моделями схем для Multisim. Имя файла отчета должно содержать имя, фамилию и номер рабочего места участника, например, «Иванов\_Иван\_A1\_№5.pdf». Все электронные файлы (отчет и модели) необходимо разместить в папку с названием «А1 Фамилия Имя № рабочего места». Папка должна быть размещена на рабочем столе компьютера участника. По окончании рабочего времени, предусмотренного данным этапом конкурсного задания, файлы передаются экспертам.

**Схема #1**

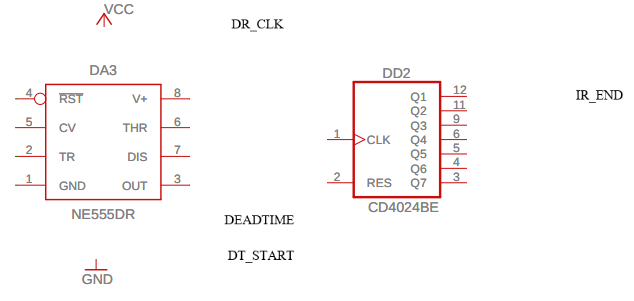
Спроектируйте схему **битового счётчика** на базе микросхемы CD4024BE и **формирователя задержки** на базе микросхемы NE555DR. Ширина импульса DEADTIME формирователя задержки должна составлять 520 мс (погрешность допустима в пределах ±20 мс).

Битовый счетчик подсчитывает количество импульсов, поступивших с линии DR\_CLK. После 33-го бита счётчик должен сформировать прямой импульс DT\_START и инверсный ему сигнал IR\_END. Сигнал DT\_START запускает работу блока формирования задержки (см. рис. 1.7). Сброс значения битового счётчика должен происходить по фронту сигнала DEADTIME.

В отчете приведите спроектированную электрическую принципиальную схему битового счётчика и формирователя задержки.

Приведите расчет номиналов необходимых компонентов для работы микросхемы таймера формирователя задержки и временную диаграмму формирования требуемого сигнала DEADTIME.

Приведите совмещенную временную диаграмму работы битового счетчика, согласно рис. 1.7 с указанием входной линии DR\_CLK и формируемых выходных сигналов DT\_START и IR\_END.



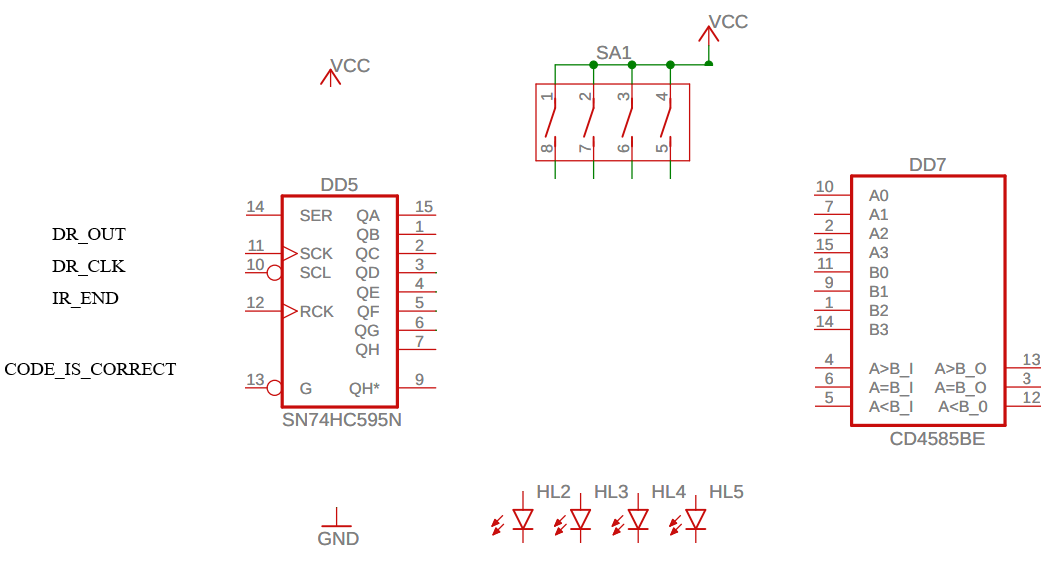
**Схема #2**

Спроектируйте схему **сдвигового регистра** для преобразования последовательного кода в параллельный на базе микросхемы CD4094BD и схему **цифрового компаратора** на базе микросхемы CD4585BE. Работа схемы сдвигового регистра должна соответствовать логике работы, указанной на рисунке 1.8.

В отчете приведите схему сдвигового регистра и цифрового компаратора, сравнивающего выходную последовательность CODE от сдвигового регистра и кодовой комбинации на SA1. При моделировании работы цифрового компаратора можно воспользоваться кодовой комбинацией на SA1 на усмотрение участника.

В отчете приведите временную диаграмму моделирования работы сдвигового регистра с учетом входных сигналов DR\_OUT, DR\_CLK и IR\_END, а также выходных сигналов DD5. Все указанные сигналы должны быть показаны на совмещенной диаграмме.

В отчете приведите временную диаграмму работы цифрового компаратора DD7 для условия, чтобы сигнал CODE\_IS\_CORRECT стал равным уровню лог.1. Все необходимые сигналы должны быть показаны на совмещенной диаграмме.



**Схема #3**

Спроектируйте схему **светодиодного драйвера**, выполняющего функцию управления линейкой из пяти RGB светодиодов от тактового сигнала LED\_CLK. Для этого используйте микросхему CD4029BE. Включение сегментов одного цвета всех светодиодов должно происходить одновременно.

В отчете приведите схему светодиодного драйвера и приведите совмещенную временную диаграмму моделирования работы красного свечения всех светодиодов схемы, согласно таблице 1.1.

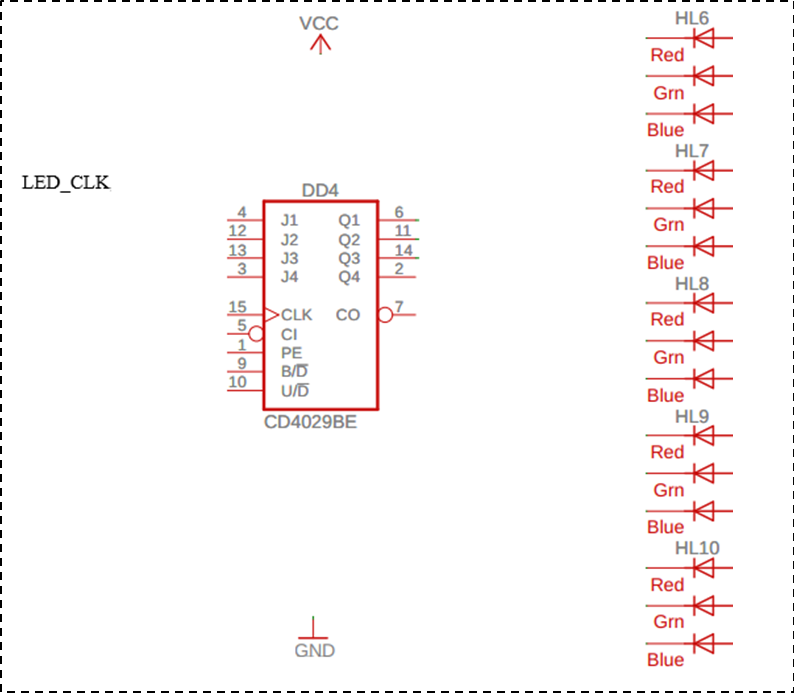


Таблица 1.2. Перечень элементов схемы светильника

|  |  |  |  |
| --- | --- | --- | --- |
| **Позиционное обозначение** | **Номинал** | **Кол-во** | **Описание** |
| D1 | TTP223 | 1 | Модуль ёмкостной сенсорной кнопки |
| PLS-3 | 1 | Вилка прямая |
| DA1 | NE555P | 1 | Прецизионный таймер |
| DA2 | LM358P | 1 | Двухканальный операционный усилитель |
| DD1 | VS1838 | 1 | Инфракрасный приемник 38 КГц |
| DD2 | CD4024BE | 1 | 7-разрядный двоичный счетчик |
| DD3 | CD4011BE | 1 | Четыре логических элемента 2 "И-НЕ" |
| DD4 | CD4094BD | 1 | 8-битный сдвиговый регистр |
| DD5 | CD4029BE | 1 | 4-разрядный двоично-десятичный счетчик |
| DD6 | CD4585BE | 1 | 4-разрядный двоичный компаратор |
| HL1 | GNL-3014PGC | 1 | Зелёный светодиод 3 мм |
| HL2, HL3, HL4, HL5 | GNL-3014SRD | 4 | Красный светодиод 3 мм |
| HL6, HL7, HL8, HL9, HL10 | BL-L515RGBW-CC | 5 | RGB-светодиод 5 мм, общий анод |
| SA1 | DS1040-04RN | 1 | DIP-переключатель |
| VD1, VD2 | BAT43 | 2 | Диод Шоттки |
| VT1, VT2, VT3, VT4, VT5 | 2N7000 | 5 | N-канальный полевой транзистор |